

# EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

Appl. No. 09/783,034  
Doc. Ref. AN1

PUBLICATION NUMBER : 11017064  
PUBLICATION DATE : 22-01-99

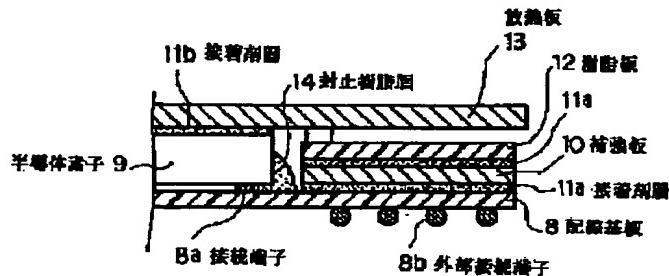
APPLICATION DATE : 24-06-97  
APPLICATION NUMBER : 09167578

APPLICANT : TOSHIBA CORP;

INVENTOR : IWASAKI KEN;

INT.CL. : H01L 23/14 H01L 21/60 H01L 23/12

TITLE : SEMICONDUCTOR PACKAGE



**ABSTRACT :** PROBLEM TO BE SOLVED: To obtain a compact semiconductor package wherein the warp is reduced or avoided and a high reliability connection/mounting is possible, by laminating and integrating a wiring board and resin board composed of similar kinds of resin bases on both sides of a reinforcing board around a semiconductor element mounting/layout area.

**SOLUTION:** A package comprises a wiring board 8 having a resin film as a base, connection terminals 8a on one main surface and outer connection terminals 8b led out and disposed on the other main surface, semiconductor elements 9 electrically connected and mounted corresponding to the terminals 8a, resin board 12 laminated around the elements 9 through an adhesive layer 11a on the surface of the wiring board, heat sink 13 integrated with the top surface of the elements 9 through the adhesive layer 11b and resin layer 14 sealing the connections and mounting parts of the elements 9. This dispersively absorbs and relaxes the thermal expansion coefficient of the reinforcing board influencing the warp, thereby reducing/suppressing the warp of the package.

COPYRIGHT: (C)1999,JPO

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-17064

(43)公開日 平成11年(1999)1月22日

(51) Int.Cl.<sup>6</sup>  
H 01 L 23/14  
21/60  
23/12

識別記号  
3 1 1

F I  
H 01 L 23/14  
21/60  
23/12  
R  
3 1 1 W  
F  
L

審査請求 未請求 請求項の数2 OL (全 5 頁)

(21)出願番号

特願平9-167578

(22)出願日

平成9年(1997)6月24日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 岩崎 建

神奈川県川崎市幸区小向東芝町1 株式会  
社東芝多摩川工場内

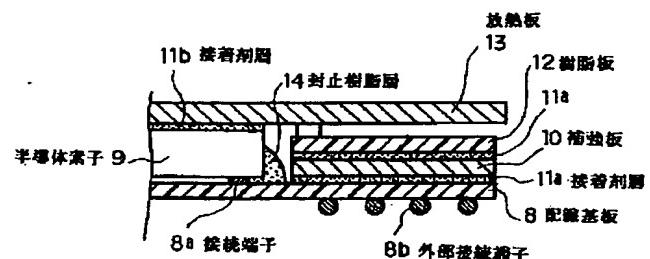
(74)代理人 弁理士 須山 佐一

(54)【発明の名称】 半導体パッケージ

(57)【要約】

【課題】 コンパクトで、かつ反りの発生が低減・防止され、信頼性の高い接続・実装が可能な半導体パッケージの提供。

【解決手段】 一主面に接続端子8aが設けられ、他主面に外部接続端子8bが導出配置された樹脂を基材としたフィルム状の配線基板8と、前記配線基板8の接続端子8aに対応させ電気的に接続・搭載された半導体素子9と、前記半導体素子9周辺を囲繞し、かつ配線基板8面に接着剤層11aを介して順次積層された補強板10および前記配線基板8の基材と同種の樹脂板12と、前記樹脂板12上面との間に隙を持たせ、かつ半導体素子9上面に接着剤層11bを介して一体的に配置された放熱板13とを具備することを特徴とする半導体パッケージである。



## 【特許請求の範囲】

【請求項1】一主面に接続端子が設けられ、他主面に外部接続端子が導出配置された樹脂フィルムを基材とした配線基板と、前記配線基板の接続端子に対応させ電気的に接続・搭載された半導体素子と、前記半導体素子周辺を囲繞し、かつ配線基板面に接着剤層を介して順次積層された補強板および前記配線基板の基材と同種の樹脂板と、前記樹脂板との間に隙を持たせ、かつ半導体素子上面に接着剤層を介して一体的に配置された放熱板とを具備することを特徴とする半導体パッケージ。

【請求項2】樹脂フィルムが、ポリイミド樹脂製であることを特徴とする請求項1記載の半導体パッケージ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体パッケージに係り、さらに詳しくは反りの発生などを低減・解消した半導体パッケージに関する。

## 【0002】

【従来の技術】電子機器類の軽量化やコンパクト化などに伴って、電子回路の高密度実装型の開発が進められている。また、この高密度実装回路の構成に当たっては、搭載・実装する電子部品、たとえば半導体パッケージの小形・薄型化が望まれている。すなわち、実装回路装置の高密度化や高機能化には、配線の高密度化だけでなく、半導体素子（IC素子など）などの回路部品の高機能・小形・薄型化を要するからである。

【0003】このような要求に対応して、一主面に接続端子が設けられ、他主面に外部接続端子が導出配置されたポリイミド樹脂を基材とする配線基板を用いたBGA(Ball Grid Array)タイプ、TBGA(Tape Ball Grid Array)タイプ、あるいはLGA(Land Grid Array)タイプの半導体パッケージが開発されている。

【0004】図3は、TBGAタイプの半導体パッケージの要部構造を断面的に示すもので、1は一主面に接続端子1aが設けられ、他主面に外部接続端子1bが導出配置された樹脂を基材としたフィルム型（もしくはテープ型）の配線基板である。ここで、配線基板1は、たとえば厚さ50～100μm程度、20×20mm～40×40mm角程度のポリイミド樹脂フィルム（もしくはテープ）であり、また、他主面に導出された外部接続端子1bは、いわゆるボールバンプで格子状に配置されている。

【0005】2は前記配線基板1の接続端子1aに対応させ電気的に接続・搭載された半導体素子、たとえばICチップであり、3は前記半導体素子2周辺を囲繞し、配線基板1面に接着剤層4aを介して積層された補強板、5は前記補強板3に上面に対して離隔し（隙間を持ち）、半導体素子2の上面に接着剤層4bを介して一体的に配置された放熱板、6は前記半導体素子2の接続・搭載部を

封止する樹脂層である。ここで、補強板3は、たとえば厚さ200～500μm程度、20×20mm～40×40mm角程度で、前記半導体素子2の搭載・実装領域に対応する部分を開口させた環状のステンレス鋼製板であり、接着剤層4a、4bは、たとえばエポキシ樹脂やアクリル樹脂などの熱硬化性もしくは熱可塑性の樹脂である。また、放熱板5は、たとえば厚さ200～500μm程度、20×20mm～40×40mm角程度の銅板やステンレス鋼板などであり、さらに、封止樹脂層6は、たとえばシリカ粉末を分散・含有したエポキシ樹脂など、一般的に、半導体装置の構成で使用されている封止用樹脂である。そして、このような半導体パッケージは、たとえば半田ペーストを塗布（印刷）した実装用配線基板7の導電パッド（図示省略）に、前記ボールバンプ1bを対応・位置合わせマウントし、半田ペーストをリフローさせて実装回路装置を形成する形態で使用されている。

## 【0006】

【発明が解決しようとする課題】しかしながら、上記半導体パッケージの場合は、次ぎのような不具合な問題がある。すなわち、(a)ポリイミド樹脂を基材とするフィルム（もしくはテープ）状の配線基板1、接着材層4a、補強板3、さらには実装用配線基板7などの間に熱膨張率の差があること、(b)ポリイミド樹脂などフィルム状の配線基板用の基材が吸湿性を有することなどによつて、半導体パッケージの組み立て（もしくは製造）工程における加熱、あるいは組み込んだ実装回路装置（電子機器）が使用環境下で温度変化にあった場合など、半導体パッケージに反りが生じる。

【0007】この点をより具体的に例示・説明すると、たとえば40×40mm角のポリイミド樹脂を基材とするフィルム状配線基板1を使用したTBGAタイプの半導体パッケージにおいては、フィルム状配線基板1の吸排湿に起因する反りが約44μm、厚さ350μmの補強板3の打ち抜き加工時に発生した反り約70μm、および熱変形による反りとによって、100μmを超える反りが生じる。

【0008】そして、この半導体パッケージの反り発生は、実装用配線基板7面に対する実装工程での不良率増大を招来することになり、また、使用環境下での反り発生は、半田接合部に対する応力集中・歪みの発生による接合部の離脱を招来し、長期信頼性が損なわれる恐れがある。

【0009】前記反りの発生対策として、補強板3を厚くして反りを低減する試みも成されているが、高容量化に伴う半導体素子（半導体チップ）の大形化、換言すると半導体パッケージの大形化に対応できない状況にある。すなわち、補強板3の厚さを400～1000μm程度と、従来の2倍程度に厚くしても、実用性を考慮した場合、半導体パッケージの反りを規格の範囲内に抑えることが困難である。しかも、補強板3を厚くすると剛性が増加し、その剛性の影響によって半田接合部に対する応

力集中・歪みの発生が助長され、接合の信頼性が低下するという問題がある。本発明は上記事情に対処してなされたもので、コンパクトで、かつ反りの発生が低減・防止され、信頼性の高い接続・実装が可能な半導体パッケージの提供を目的とする。

## 【0010】

【課題を解決するための手段】請求項1の発明は、一主面に接続端子が設けられ、他主面に外部接続端子が導出配置された樹脂を基材としたフィルム状の配線基板と、前記配線基板の接続端子に対応させ電気的に接続・搭載された半導体素子と、前記半導体素子周辺を囲繞し、かつ配線基板面に接着剤層を介して順次積層された補強板および前記配線基板の基材と同種の樹脂板と、前記樹脂板上面との間に間隙を持たせ、かつ半導体素子上面に接着剤層を介して一体的に配置された放熱板とを具備することを特徴とする半導体パッケージである。

【0011】請求項2の発明は、請求項1記載の半導体パッケージにおいて、樹脂フィルムが、ポリイミド樹脂製であることを特徴とする。

【0012】上記請求項1および2の発明では、同種の樹脂板で補強板の両主面を挟着させ、対称的な構成としたことにより、温度変化や湿度の影響で反りを発生しやすい補強板の膨脹作用などが、両主面側に分散的に及ぶことになって、厚さ方向に発生する反り現象が容易に、防止・低減化される。そして、本願発明は、構成素材の積層断面を対称に設計・構成したとき、それら積層素材の熱膨脹率差や吸湿性差に起因する積層方向（厚さ方向）における積層体の反り発生が効果的に抑えられ、良好な平坦性を保持することに着目してなされたものである。

## 【0013】

【発明の実施の形態】本発明において、補強板を接着剤層を介して挟着する樹脂製のフィルム状（ないしテープ状）配線基板および樹脂板は、たとえばポリイミド樹脂、ポリブチレンテレフタレート樹脂などを基材とした配線基板および樹脂板である。そして、その厚さは、ほぼ同等であることがましましく、一般的に、50～200μm程度で、コストおよび加工性などを考慮した場合、ポリイミド樹脂を基材としたものが好ましい。また、他主面に導出・配置された外部接続端子は、一般的に、ランド型もしくはボール型で、かつ所定ピッチの格子状や千鳥状など任意に配列されている。つまり、BGA(Ball Grid Array)タイプ、TBGA(Tape Ball Grid Array)タイプ、LGA(Land Grid Array)タイプ、TLGA(Tape Land Grid Array)タイプの半導体パッケージが対象となる。なお、前記外部接続端子は、たとえば金、銀、ニッケル、アルミニウム、錫、半田類などで形成される。

【0014】本発明において、前記樹脂製のフィルム状配線基板に搭載する半導体素子は、たとえばICチップなど、チップ型のものであれば特に限定されない。また、その配線基板面に搭載された半導体素子数は、一般的に

は1個であるが複数個であってもよいし、他の受動素子なども搭載した構成を探ってもよい。

【0015】本発明において、補強板は、たとえば厚さ200～500μm程度のステンレス鋼板や銅板などであり、また、この補強板を樹脂製のフィルム状配線基板面に貼着・一体化などする接着剤としては、たとえばエポキシ樹脂系もしくはアクリル樹脂系などが挙げられる。なお、貼着・一体化に寄与する接着剤層の厚さは、特に限定されないが、少なくとも補強板の両面側の厚さをほぼ等しく、また、厚さムラのないように設定することが好ましい。

【0016】本発明においては、通常、半導体素子の実装・接続部を樹脂封止するが、一般的に、半導体素子の封止に使用されている封止用樹脂ならばいずれをも使用できる。すなわち、半導体素子を外界雰囲気中の水分や不純物成分などに対して、あるいは機械的に保護するために、被覆封止する樹脂のモールド材ならばいずれも使用できる。たとえば精製処理したエポキシ樹脂に、Na成分などを精製除去したシリカ粉末などをフィラーとして含む封止用のエポキシ樹脂系組成物、あるいはポリスルファン酸樹脂などでモールド樹脂層を形成できる。

【0017】本発明において、放熱板は、たとえば厚さ200～500μm（0.2～0.5mm）程度のステンレス鋼板や銅板などであり、半導体素子の動作による発熱の放出を目的として配置される。したがって、外界への放熱を、より効果的に行うために、補強板上に積層・一体化される樹脂板上面に対しても、適宜の間隙を探る。

【0018】次に、図1および図2を参照して具体例を説明する。

【0019】図1はTBGAタイプの半導体パッケージの要部構造を示す断面図である。図1において、8は一主面に接続端子8aが設けられ、他主面に外部接続端子8bが導出配置された樹脂フィルムを基材とした配線基板である。ここで、配線基板8は、たとえば厚さ50～100μm程度、40×40mm角のポリイミド樹脂製のフィルム（もしくはテープ）状配線基板であり、また、他主面に導出された外部接続端子8bは、いわゆる金製のボールバンプで格子状に配置されている。

【0020】9は前記配線基板8の接続端子8aに対応させ電気的に接続・搭載された半導体素子、たとえばICチップであり、10は前記半導体素子2周辺を囲繞し、配線基板8面に接着剤層11aを介して積層された補強板、12は前記補強板10の上面に接着剤層11aを介して積層された樹脂板、13は前記樹脂板12に対して離隔し（間隙を持ち）、半導体素子9の上面に接着剤層11bを介して一体的に配置された放熱板、14は前記半導体素子9の接続・搭載部を封止する樹脂層である。ここで、補強板10は、たとえば厚さ350μm程度、40×40mm角程度で、前記半導体素子9の搭載・実装領域に対応する部分を開口させた環状のステンレス鋼製板であり、接着剤層11a、

11bは、たとえばエポキシ樹脂やアクリル樹脂などの樹脂である。また、樹脂板12は、厚さが50～200μm（0.05～0.2mm）程度で、補強板10と同様の形状に形成されたポリイミド樹脂板であり、放熱板13は、たとえば厚さ200～500μm（0.2～0.5mm）程度、20×20mm～40×40mm角程度のステンレス鋼板や銅板などである。さらに、封止樹脂層14は、たとえばシリカ粉末を分散・含有したエポキシ樹脂など、一般的に、半導体装置の構成で使用されている封止用樹脂である。

【0021】上記構成のTBGAタイプの半導体パッケージは、フィルム状配線基板8の吸排湿および補強板などの熱変形に起因する反りがほとんどなくなり、補強板10の打ち抜き加工時に発生した反りのみに抑制・低減化する。上記反りの発生を抑制・低減化できることは、補強板10の厚さを薄くできることになる。したがって、補強板10の剛性に起因する半導体パッケージのボールバンプ8bを半田付け・接合した接続部における応力集中の回避となり、半田付け・接合の信頼性向上を助長することになる。

【0022】図2は、上記構成の半導体パッケージを実装用配線基板15に搭載・実装して構成した実装回路装置の要部構成を示す断面図である。すなわち、半田ペーストを塗布（印刷）など行った実装用配線基板15の導電パッド（図示省略）に、前記半導体パッケージのボールバンプ8bを対応・位置合わせマウントした後、前記半田ペーストをリフローさせ、実装用配線基板15の導電パッドに、対応するボールバンプ8bを電気的および機械的に接合して、形成した実装回路装置である。

【0023】上記実装回路装置においては、実装用配線基板に対し、半導体パッケージのボールバンプ8bを半田付け・接合した接続部、すなわち半田接続部における疲労破壊などの発生もほとんど認められず、信頼性の高い実装構造を採っていた。

【0024】なお、本発明は上記例示に限定されるものでなく、発明の趣旨を逸脱しない範囲でいろいろの変形を探り得る。ポリイミド樹脂を基材とする配線基板や樹脂板の代りに他の耐熱性樹脂、たとえばポリブチレンテレフタレート樹脂を基材とした配線基板や樹脂板を用い

てもよいし、また、補強板もステンレス鋼以外の金属製であってもよい。

#### 【0025】

【発明の効果】請求項1および請求項2の発明によれば、構成部材の熱膨脹率差による反りの発生が、吸収的に緩和・抑制されるので、たとえばBGA型端子などを導出配置した配線基板面の平坦性が容易に確保され、信頼性の高い接続・実装が可能な半導体パッケージが提供される。すなわち、半導体素子を搭載・配置した領域周辺部に配置された補強板は、その両面に同種の樹脂基材から成る配線基板および樹脂板を積層一体化した構成を採ったことにより、反りの発生に大きく影響する補強板の熱膨脹率が、それらに分散的に吸収・緩和されるので、樹脂系の配線基板を中心に、半導体パッケージ自体の反りが全面的に低減・抑制される。したがって、実装用配線基板面に対する接続・実装に当たってはその平坦性に伴って、良好な精度での位置決めが可能となるだけでなく、耐久的な電気的および機械的な接続実装もでき、信頼性の高い実装回路装置の提供に大きく寄与する。

#### 【図面の簡単な説明】

【図1】本発明に係る半導体パッケージの要部構成例を示す断面図。

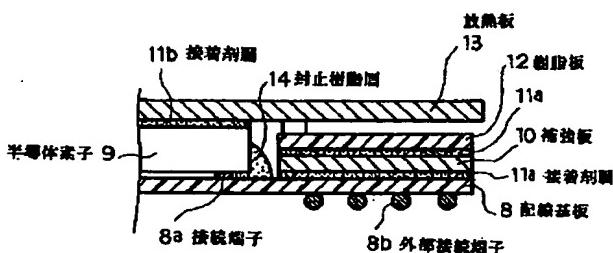
【図2】本発明に係る半導体パッケージを搭載した実装回路装置の要部構成例を示す断面図。

【図3】従来の半導体パッケージを搭載した実装回路装置の要部構成を示す断面図。

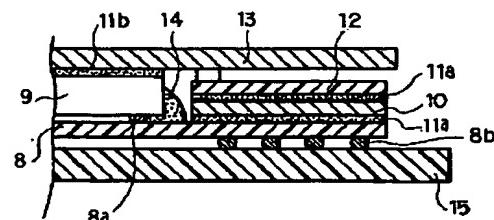
#### 【符号の説明】

- 8……樹脂系配線基板
- 8a……接続端子
- 8b……外部接続端子
- 9……半導体素子
- 10……補強板
- 11a, 11b……接着剤層
- 12……樹脂板
- 13……放熱板
- 14……封止樹脂層
- 15……実装用配線基板

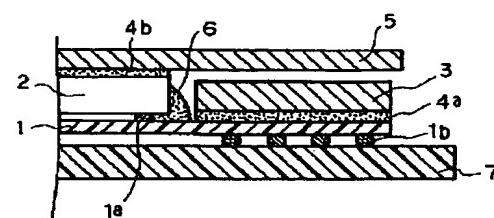
【図1】



【図2】



【図3】



**THIS PAGE BLANK (USPTO)**